

PROGRAMA

Nombre del Simposio: Jornadas de Paralelismo

		Sesion A	Sesion B	Sesion C	Sesion D	Sesion E	
Miércoles 8	Act.Plenaria						
	Café						
	11.00-12.30	Conferencia: Luca Benini					
	Act.Plenaria						
	Comida						
16.30-18.00	Sesion 8-2	Algoritmos I	Redes I	Arquitectura I	Aplicaciones I		
	Café						
18.30-20.00	Sesion 8-3						Algoritmos II
Jueves 9	9.00-10.30	Sesion 9-1	Aceleradores I	Redes III	Arquitectura III	Redes de Sensores	Sistemas Distribuidos
		Café					
	11.00-12.30	Sesion 9-2					
	12:30-13:30	Act.Plenaria	Presentación Técnica de HP				
		Comida					
	16.30-18.00						
		Café					
18.30-20.00		Mesa Redonda					
Viernes 10	9.00-10.30	Sesion 10-1	Aceleradores III	Web e Internet	Modelos de programación	Grid	
		Café					
		Actividad Plenaria					
	12.00-13.30	Sesion 10-2	Multimedia	Evaluación de prestaciones	Docencia	Herramientas de simulación	E/S
	Clausura						
	Comida						

Sesión 8-2A: Algoritmos y técnicas de programación paralelas – I

Representation of Branch & Bound Method like High Level Parallel Compositions (CPANs) with Parallel Objects

Mario Rossainz López, Manuel I. Capel Tuñón

Módulo para la librería PyPANCG de resolución de sistemas no lineales dispersos en paralelo mediante preconditionadores

Héctor Migallón, Violeta Migallón, José Penadés

Una plantilla genérica para el patrón de paralelismo de divide-y-vencerás en sistemas multinúcleo

Carlos H. González, Basilio B. Fraguera

On the behaviour of the MKL library in multicore shared-memory systems

Domingo Giménez, Alexey Lastovetsky

Sesión 8-2B: Redes de interconexión – I

Virtualización de una NoC para Chips Multiprocesador

F. Triviño, J.L. Sánchez, FJ Alfaro, J. Flich

Addressing Collective Communication in CMPs facing new challenges

Samuel Rodrigo, José Flich, José Duato

Una Técnica Sencilla para la Eliminación Eficiente del Head-Of-Line Blocking en Fat-Trees

J. Escudero-Sahuquillo, P.J. García, F.J. Quiles, J. Flich, J. Duato

Evaluación en entornos de tráfico real de una arquitectura de conmutador con soporte para calidad de servicio y eliminación del HOL blocking

J. Villar, A. Martínez, P.J. García, F.J. Alfaro, J.L. Sánchez, F.J. Quiles, J. Flich, J. Duato

Sesión 8-2C: Arquitectura del procesador y CMPs – I

Comparative study of prefetching mechanisms

Martí Torrents, Raúl Martínez, Pedro López, Josep M. Codina, Antonio González

Hardware Prefetching in Heterogeneous Interconnects: an Approach to Reducing Energy Consumption in Many-Core CMPs

Antonio Flores, Juan L. Aragón, Manuel E. Acacio

Mechanisms to Match Power Constraints in CMPs

Juan Manuel Cebrián, Juan Luis Aragón, Stefanos Kaxiras

ITCA: Inter-Task Conflict-Aware CPU Accounting for CMPs

Carlos Luque, Miquel Moreto, Francisco J. Cazorla, Roberto Gioiosa, Mateo Valero

Sesión 8-2D: Aplicaciones de la computación de altas prestaciones – I

Implementaciones para memoria distribuida del método de los falsos vecinos más cercanos: enfoque usando kd-tree versus enfoque usando boxes

Julio J. Águila, Ismael Marín, Enrique Arias, María del Mar Artigao, Juan J. Miralles

Optimización de la Paralelización de MAGPACK

Enrique Ramos, José E. Román, Salvador Cardona, Juan M. Clemente

Aplicación de técnicas de computación de altas prestaciones en bioinformática

Diego Darriba, Guillermo L. Taboada, Ramón Doallo, David Posada

Búsqueda paralela de los vecinos más cercanos en minería de textos

Fernando Artigas-Fuentes, Reynaldo Gil-García, José M. Badía-Contelles

Sesión 8-3A: Algoritmos y técnicas de programación paralelas – II

Un Equipo Paralelo de Algoritmos Evolutivos Multiobjetivo para Resolver el Problema del Descubrimiento de Motifs

David L. González-Álvarez, Miguel A. Vega-Rodríguez, Juan A. Gómez-Pulido, Juan M. Sánchez-Pérez

Utilizando una versión Multi-núcleo de la Evolución Diferencial con Torneos de Pareto para Mejorar las Redes Ópticas WDM

Álvaro Rubio-Largo, Miguel A. Vega-Rodríguez, Juan A. Gómez-Pulido, Juan M. Sánchez-Pérez

Scripting Paralelo

Casiano Rodríguez, Eduardo Segredo, Coromoto León

Tridiagonal Systems in Chapel. Case study: the Parallel Cyclic Reduction Algorithm

Alberto Sanz, Juan López, Ángeles Navarro, Rafael Asenjo

Sesión 8-3B: Redes de interconexión – II

Reducing Overheads on NoC Platforms using Source Routing: A Distance Constrained Mapping Method

Rafael Tornero, Shashi Kumar, Saad Mubeen, Juan M. Orduña

Measuring the impact of Process Variation in NoC Links

Carles Hernández, Federico Silla, José Duato

A Low-latency Router Arbiter for CMP Systems

Antoni Roca, Jose Flich, Federico Silla, Jose Duato

Sesión 8-3C: Arquitectura del procesador y CMPs – II

Análisis del rendimiento de una memoria cache reconfigurable implementada sobre FPGA

Ariel D. Santana Gil, Manuel Hernandez Calviño, José I. Benavides Benitez

A Novel Mapping Policy for Distributed Shared Caches

Alberto Ros, Manuel E. Acacio, José M. García, Marcelo Cintra

Simplificación y extensión a un entorno multi-core de la política de reemplazamiento Probabilistic Escape LIFO

S. Sepúlveda, E. Sedano, D. Chaver, F. Castro, L. Piñuel, F. Tirado

Extracción automática de paralelismo en procesadores multi-cluster con trace cache
R. Ubal, J. Sahuquillo, S. Petit, P. López

Sesión 8-3D: Aplicaciones de la computación de altas prestaciones – II

El proyecto Falúa: computación distribuida mediante BOINC en el Campus de Aranjuez de la UCM

Javier Villanueva-Oller, Diego Martín, J. Ignacio Hidalgo, Mario Alberquilla, Iván Contreras

Metodología para el diseño de modelos de estimación de comportamiento de aplicaciones HPC en entornos de tiempo real

Andrés Cencerrado, Ana Cortés, Tomàs Margalef

Simulación Distribuida de Modelos Presa-Depredador en Sistemas Orientados al Individuo
Roberto Solar, Remo Suppi, Emilio Luque

Comparación paralela de genomas en tiempo lineal y sin limitaciones de memoria
José Manuel Mateos, Javier Ríos, Oswaldo Trelles

Sesión 8-3E: Seguridad en redes

Watchdog Intrusion Detection Systems: Are They Feasible in MANETs?

Jorge Hortelano, Juan-Carlos Cano, Carlos T. Calafate, Pietro Manzoni

Key refreshment in overlay networks: a centralized secure multicast scheme proposal
J.A.M. Naranjo, L.G. Casado, J.A. López-Ramos

Acelerando los Sistemas de Prevención de Intrusiones con Procesadores de Red
Pablo Cascón, Julio Ortega, Antonio Díaz, Ignacio Rojas

Sesión 9-1A: Aceleradores hardware – I

Dynamic load balancing on heterogeneous multicore/multiGPU systems
Alejandro Acosta, Robert Corujo, Vicente Blanco, Francisco Almeida

Accelerating Real-Time Crowd Simulations through GPUs
Guillermo Viguera, Juan M. Orduña, Miguel Lozano

Inversión de matrices en arquitecturas CPU-GPU
Pablo Ezzatti, Enrique S. Quintana-Ortí, Alfredo Remón

Implementación en GPU de modelos SPH
J. M. Domínguez, A. J. C. Crespo, M. Gómez-Gesteira

rCUDA: a framework to perform remote CUDA calls
José Duato, Antonio J. Peña, Federico Silla, Rafael Mayo, Enrique S. Quintana-Ortí

Sesión 9-1B: Redes de interconexión – III

Exploring a 512-core 32-node EXTOLL Network

Javier Prades, Federico Silla, Holger Fröning, José Duato

Dynamic Network Reconfiguration applied for power consumption regulation on Interconnection Networks

J.M. Montañana, M. Koibuchi, H. Matsutani, H. Amano

Impact of Symmetry on Toroidal L-networks' Performance

Cristóbal Camarero, Carmen Martínez, Ramón Beivide

Techniques for Packet Dropping Reduction in a Bufferless NoC

C. Gómez, M.E. Gómez, P. López, J. Duato

Sesión 9-1C: Arquitectura del procesador y CMPs – III

Monitor de un sistema multicore para conocer el estado y localización de hebras en aplicaciones paralelas.

Manuel Soler Moreno, Juan Fº Sanjuan Estrada, Leocadio G. Casado

Caracterización del Rendimiento y Consumo de Energía de dos Sistemas de Memoria Transaccional Hardware

Epifanio Gaona, Rubén Titos Gil, Manuel E. Acacio, Juan Fernández

Prototyping Memory Aggregation in Clusters

Hector Montaner, Federico Silla, José Duato, Holger Fröning

Predicción de comportamiento de Aplicaciones Paralelas de Memoria Compartida, sobre Nodos de Computo Multicore

John Corredor, Juan Carlos Moure, Dolores Rexachs, Daniel Franco, Emilio Luque

Sesión 9-1D: Redes de sensores

Design and evaluation of a routing scheme based on drain announcements for IEEE 802.15.4 based WSNs

Carlos Lino, Carlos T. Calafe, Pietro Manzoni, Juan-Carlos Cano, Arnoldo Díaz

Reducción de la sobrecarga de control en algoritmos de localización libres de distancias para ADWSNs

Eva M. García, Aurelio Bermúdez, Rafael Casado

Técnicas de difusión de información en WSNs aplicadas a la monitorización de fenómenos físicos

M. Ángeles Serna, Aurelio Bermúdez, Rafael Casado

Enhancing polling scheme and power consumption in Bluetooth

David Contreras, Mario Castro

Sesión 9-1E: Sistemas distribuidos

Una comparación entre el VDBSCAN y el alpha-Bisecting Spherical K-Means en sistemas de recuperación de información

Daniel Jiménez González, Vicente Vidal Gimeno

Uso de Service Level Agreements en Entornos de Computación Distribuida.

Fco Javier Conejero, Carmen Carrión, Blanca Caminero

Algoritmo de Abejas Asíncrono y Distribuido

Antonio Gómez-Iglesias, Miguel A. Veg- Rodríguez, Francisco Castejón, Miguel Cárdenas-Montes

Sistemas HTC sobre redes P2P

Carlos Pérez-Miguel, José Miguel-Alonso, Alexander Mendiburu

Computación Distribuida de Altas Prestaciones en Entornos Peer-to-Peer

Roger Solé, Jose Ignacio Acín, Albert Agraz, Marc Garcia, Ivan Josa, Josep Maria Sentís, Fernando Cores

Sesión 9-2A: Aceleradores hardware – II

Implementación Paralela del Algoritmo Pixel Purity Index para Análisis Hiperespectral en GPUs

Sergio Sánchez, Antonio Plaza

Estudio sobre la utilización de CUDA para programas de corrección de ruido impulsivo en imágenes

Ma. Gpe. Sánchez, Jordi Bataller, Vicente Vidal, Josep Arnal

Clusters frente a GPUs para Detección Automática de Objetivos en Imágenes Hiperespectrales de la Superficie Terrestre

Abel Paz, Antonio Plaza

Paralelización con CUDA de un código de dinámica molecular

Eneko Mateo, Alexander Mendiburu, José Miguel-Alonso

Sesión 9-2B: Redes Ad-Hoc

Reducing the Emergency Services Response Time using Vehicular Networks

Manuel Fogué, Piedad Garrido, Francisco J. Martínez, Carlos T. Calafate, Juan .C. Cano, Pietro Manzoni

Determining the performance limits of Wi-Fi, WiMAX and UMTS using the Network Simulator (ns-2)

Johann Márquez-Barja, Carlos T. Calafate, Juan-Carlos Cano, Pietro Manzoni

Extending an emulation platform for automatized and distributed evaluation of QoS in MANETs

Wanes Vossen, Alvaro Torres, Jorge Hortelano, Carlos T. Calafate, Juan-Carlos Cano, Pietro Manzoni

An integrated simulation framework for Underwater Acoustic Networks
Jesús Llor, Milica Stojanovic, Manuel P. Malumbres

Sesión 9-2C: Arquitectura del procesador y CMPs – IV

Reducción de consumo en la caché de datos de nivel 1 utilizando un predictor de forwarding
Pablo Carazo, Rubén Apolloni, D. Chaver, F. Castro, L. Piñuel, F. Tirado

Arquitectura Cache Adaptativa para CMPs
Javier Merino, Lucía G. Menezo, Pablo Abad, Pablo Prieto, Valentin Puente, José Ángel Gregorio

Impacto en las prestaciones y energía en una cache de datos de primer nivel basada en macroceldas
A. Valero, J. Sahuquillo, S. Petit, P. López, J. Duato

Interval Filter: a locality-aware alternative to Bloom filters for hardware membership queries
R. Quislan, E. Gutiérrez, O. Plata, E.L. Zapata

Sesión 9-2D: Compiladores

An implementation of the Generalized Hough Transform on heterogeneous multithreading architectures
Juan Lucena, Oscar Plata, Nicolás Guil

Extending a source-to-source compiler with XML capabilities
Sergio Aldea, Diego R. Llanos, Arturo González-Escribano

Una Nueva Representación Intermedia para GCC basada en el Entorno de Compilación XARK
José M. Andión, Manuel Arenaz, Juan Touriño

Mejora del rendimiento de una aplicación mediante la determinación automática de las opciones óptimas de compilación
Luis Alberto Vivas Tejuelo, Jorge Calvo Zaragoza, Felipe Restrepo Calle, Sergio Cuenca Asensi, Andrés Ortiz García, Antonio Martínez Alvarez

Sesión 9-2E: Clusters

A 1 Tera Byte, 1024 Core Coreboot Cluster
Knut Kujat, Federico Silla, Holger Fröning, José Duato

Indirect cube topology for small- and medium-scale clusters
Javier Navaridas, José Miguel-Alonso

Una heurística de planificación de memoria local y remota en clústers de computadores
Mónica Serrano, Julio Sahuquillo, Houcine Hassan, Salvador Petit, José Duato

Sistema de Ahorro de Energía en Clusters HPC mediante el Apagado y Encendido Selectivo de Nodos en función de la Carga
Manuel F. Dolz, Juan C. Fernández, Pedro López, Rafael Mayo, Enrique S. Quintana-Ortí, Vicente Santonja

Implementing a Chapel library for parallel IO

Rafael Larrosa, Angeles Navarro, Rafael Asenjo, Emilio L. Zapata

Sesión 10-1A: Aceleradores hardware – III

Heap Based k-Nearest Neighbor Search on GPUs

R.J. Barrientos, J.I. Gómez, C. Tenllado, M. Prieto

Aceleración mediante GPUs del algoritmo de clasificación de imágenes del paquete ITK

Pedro Valero, E. Arias, D. Cazorla, J.L. Sánchez

Paralelización de matrices de coocurrencia con OpenMP y CUDA

Joaquín Franco, Gregorio Bernabé, Juan Fernández, Manuel Ujaldón

Diseño y evaluación de un acelerador hardware configurable para realizar la convolucion, acoplado como periférico al Microblaze

Salvador Ibarra Delgado, Jose I. Benavides Benitez, Manuel Hernandez Calviño

Sesión 10-1B: Sistemas Web e Internet

Arquitecturas de Comunicación para nodos Multi-núcleo: Evaluación en Servidores Web Dinámicos

Andrés Ortiz, Julio Ortega, Antonio F. Díaz, Alberto Prietolow

A Low-Cost Web Prediction Algorithm Using Referrer Information

B. de la Ossa, J. A. Gil, J. Sahuquillo, A. Pont

Generating dynamic workload for web performance evaluation

Raúl Peña-Ortiz, Julio Sahuquillo, Ana Pont, José A. Gil

El Algoritmo Genético del Ciervo: Una solución óptima para el encaminamiento en Internet

José Luis Gahete, Fernando Gómez, Alejandro García, José María Ruiz Bilbao

Sesión 10-1C: Modelos de programación

Análisis y evaluación del modelo DSM en algoritmos numéricos: UPC versus MPI

J.V. Espí, H. Migallón, V. Migallón, J. Penadés

Diseño e Implementación de MapReduce en el Modelo de Programación PGAS

Carlos Teijeiro, Guillermo L. Taboada, Juan Touriño, Ramón Doallo

TDP-Shell: Achieving interoperability between Resource Management Systems and Monitoring Tools for MPI Environments

Vicente J. Ivars, Miguel A. Senar, Elisa Heymann

Implementación paralela híbrida con MPI/PThreads para la reconstrucción 3D de especímenes celulares

M. Laura da Silva, Javier Roca-Piera, José Jesús Fernández

Sesión 10-1D: Tecnología Grid

SensGrid: Extensión de GridSim para dar soporte a WSNs

Raúl Moreno, Aurelio Bermúdez, Rafael Casado, Antonio Robles-Gómez

Meta-Planificación por Adelantado en Grids Heterogéneos

Luis Tomás, Carmen Carrión, Blanca Caminero

Manual vs Automated Vulnerability Assessment for Grid Middleware

Jairo Serrano, Elisa Heymann, Eduardo Cesar

Redes de contenidos para descubrimiento de recursos en sistemas distribuidos

Agustín Caminero, Eduardo Huedo, Omer Rana, Ignacio M. Llorente, Blanca Caminero, Carmen Carrión

Sesión 10-2A: Multimedia

Paralelización de la Codificación Distribuida de Vídeo en un Sistema Multicore

Alberto Corrales-García, José Luís Martínez, Francisco José Quiles

H.264/AVC Inter Prediction in a Heterogeneous Computing System

Rafael Rodríguez-Sánchez, José Luis Martínez, Gerardo Fernández-Escribano, José Manuel Claver, José Luis Sánchez

Implementación en hardware reconfigurable de la Transformada Wavelet 2D

Estefanía Alcocer Espinosa, Otoniel López Granado, Roberto Gutiérrez Mazón

Sesión 10-2B: Evaluación de prestaciones

A Case of Performance Analysis of Hierarchical Parallelism on Multicore Clusters

Abelardo Rodríguez León, Alberto González Téllez, Manuel Pérez Malumbres

Performance Modelling for a Bioinformatics Parallel Application

Claudia Rosas, Anna Morajko, Antonio Espinosa, Josep Jorba, Tomàs Margalef

Servet: una suite de benchmarks para el soporte del autotuning en clusters de sistemas multinúcleo

José González-Domínguez, Guillermo L. Taboada, Basilio B. Fraguera, María J. Martín, Juan Touriño

Evaluation of the Task Programming Model in the Parallelization of Wavefront Problems

Antonio J. Dios García Martín, Rafael Asenjo, Angeles Navarro, Francisco Corbera, Emilio L. Zapata

Sesión 10-2C: Docencia en Arquitectura y Tecnología de Computadores

Uso de la librería Algorithm::Evolutionary en cursos de bioinformática

A. M. Mora, M. G. Arenas, P. A. Castillo, J. J. Melero, J. L. J. Laredo, P. G. Sánchez

Guía de Trabajo autónomo para las Prácticas de Arquitecturas Paralelas de Altas Prestaciones

M. G. Arenas, P. A. Castillo, A. M. Mora, J. J. Melero, J. L. J. Laredo, P. García-Sánchez

Laboratorio de Arquitecturas Avanzadas con Cell y PlayStation 3

Fernando Pardo, Jose A. Boluda

Utilización de la herramienta Multi2Sim para la enseñanza universitaria en arquitectura del procesador

R. Ubal, J. Sahuquillo, S. Petit, P. López

Sesión 10-2D: Herramientas de simulación

Analysis of Jason's performance for crowd simulations

Víctor Fernández, Francisco Grimaldo, Miguel Lozano, Juan M. Orduña

HPC on Agent-Based Simulation for Hospital Emergency Departments

Manel Taboada, Hayden Stainsby, Emilio Luque

Ampliación de un simulador de sistemas multinúcleo para la ejecución de tareas de tiempo real con control de consumo

José Luis March, Julio Sahuquillo, Houcine Hassan, Salvador Petit, José Duato

Implementación de un simulador de un procesador multiescalar monohilo/multihilo

Carlos García Vega, L. D. Tapia Mariscal, J. I. Benavides Benítez

Parallel Simulations of High Performance Computing Systems and Applications

Alberto Núñez, Javier Fernández, Jesus Carretero, Jose D. García

Sesión 10-2E: Arquitectura del subsistema de entrada/salida

Mejora del entorno de computación voluntaria BOINC usando el sistema de ficheros paralelo Expand

Borja Bergua Guerra, Félix García Carballeira, Alejandro Calderón, Luis Miguel Sánchez, Jesus Carretero

WIN-AHPIOS: Sistema de E/S paralela para plataformas Windows

Javier García Blas, Sergio García Linares, Florin Isaila, Jesus Carretero

Simultaneous Evaluation of Multiple I/O Strategies

Pilar González-Férez, Juan Piernas, Toni Cortes

A Metadata Cluster Based on OSD+ Devices

Ana Avilés-González, Juan Piernas, M. Pilar González Férez